

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-007463

(43)Date of publication of application : 12.01.2001

(51)Int. Cl. H05K 1/02
G02B 6/122
G02B 6/13
H05K 3/46
// H01L 31/0232
H01S 5/022

(21)Application number : 11-178766 (71)Applicant : NEC CORP

(22)Date of filing : 24.06.1999 (72)Inventor : HOJO SAKAE
ODA MIKIO
SHIMADA YUZO
ITO MASATAKA
KANAYAMA YOSHINOBU
FUJIWARA MASAHIKO

(54) SUBSTRATE FOR MIXEDLY MOUNTING OPTICAL AND ELECTRICAL PARTS AND ITS
MANUFACTURE

(57)Abstract:
PROBLEM TO BE SOLVED: To obtain a substrate on which an optical waveguide
section and an electrical wiring section can be mounted three-dimensionally
in a mixed state and the cost of which can be reduced.

SOLUTION: A substrate for mixedly mounting optical and electrical parts is provided with a fine electrical wiring section composed of an electric insulating layer 4, and fine copper wiring 5 and an optical waveguide section composed of an optical waveguide clad layer 6 and an optical waveguide core layer 7. The insulating layer 4 of the fine electrical wiring section and the clad layer 6 and core layer 7 of the optical waveguide section are composed of a photosensitive resin the refractive index of which varies depending upon the quantity of exposed light. Since the layers 4, 6, and 7 are made of the same material in the above-mentioned way, the electrical wiring section and optical waveguide section can be formed in the same process and can be mounted three- dimensionally on the substrate in a mixed state and the cost of the substrate can be reduced.

LEGAL STATUS [Date of request for examination] 25.05.2000
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3491677
[Date of registration] 14.11.2003
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The photoelectricity mixed-loading substrate which is a photoelectricity mixed-loading substrate equipped with the optical waveguide section which consists of the electric wiring section which has an electric wiring layer and an electric insulation layer, and the core section and the clad section, and is characterized by the electric insulation layer of said electric wiring section and said optical waveguide section consisting of same ingredients.

[Claim 2] The photoelectricity mixed-loading substrate according to claim 1 with which said electric wiring section and said optical waveguide section are mutually prepared in another object.

[Claim 3] The photoelectricity mixed-loading substrate according to claim 1 with which said optical waveguide section is prepared on said electric wiring section.

[Claim 4] The photoelectricity mixed-loading substrate according to claim 1 with which said optical waveguide section is formed in said electric insulation layer of said electric wiring section.

[Claim 5] Said ingredient consists of a photopolymer from which a refractive index changes with the exposure quantity of lights irradiated. The core section of said optical waveguide section So that the refractive index of the part used as the core section of said photopolymer which constitutes said optical waveguide section may become larger than the refractive index of the part used as the clad section of said photopolymer A photoelectricity mixed-loading substrate given in any 1 term of claims 1-4 currently formed by making it scan, doubling a focus with the location of a request of exposure light of said photopolymer.

[Claim 6] A photoelectricity mixed-loading substrate given in any 1 term of claims 1-5 by which said electric wiring section and said optical waveguide section are prepared on the substrate.

[Claim 7] The photoelectricity mixed-loading substrate according to claim 6 said whose substrate is a ceramic substrate, a monolayer wiring substrate, or a multilayer-interconnection substrate.

[Claim 8] The manufacture approach of the photoelectricity mixed-loading substrate characterized by being the manufacture approach of the photoelectricity mixed-loading substrate equipped with the optical waveguide section which consists of the electric wiring section which has an electric wiring layer and an electric insulation layer, and the core

section and the clad section, having the process which forms said electric wiring section, and the process which forms said optical waveguide section, and constituting the electric insulation layer of said electric wiring section, and said optical waveguide section from same ingredient.

[Claim 9] The manufacture approach of a photoelectricity mixed-loading substrate according to claim 8 that the process which forms said electric wiring section, and the process which forms said optical waveguide section include the process which prepares said electric wiring section and said optical waveguide section so that it may become another object mutually.

[Claim 10] The process which prepares said electric-wiring section and said optical waveguide section so that it may become another object mutually is the manufacture approach of a photoelectricity mixed-loading substrate according to claim 9 of having the process which constitutes said electric-wiring section and said optical waveguide section in the location of a request of this ingredient by which the laminating was carried out, respectively, carrying out the laminating of said ingredient, and the process which removes the part which constitutes neither of the said electric-wiring section and said optical waveguide section of said ingredient by which the laminating was carried out.

[Claim 11] The process which forms said optical waveguide section is the manufacture approach of a photoelectricity mixed-loading substrate including the process which forms said optical waveguide section on said electric wiring section according to claim 8.

[Claim 12] The manufacture approach of a photoelectricity mixed-loading substrate according to claim 8 that the process which forms said electric wiring section, and the process which forms said optical waveguide section include the process which forms said electric wiring section and which sets in process and forms said optical waveguide section in said electric insulation layer of said electric wiring section.

[Claim 13] The photopolymer from which a refractive index changes with the exposure quantity of lights irradiated is used as said ingredient. So that the refractive index of the part used as the core section of said photopolymer which constitutes said optical waveguide section may become larger than the refractive index of the part used as the clad section of said photopolymer The manufacture approach of a photoelectricity mixed-loading substrate given in any 1 term of claims 8-12 including the process which forms the core section of said optical waveguide section by making it scan, doubling a focus with the location of a request of exposure light of said photopolymer.

[Claim 14] The manufacture approach of a photoelectricity mixed-loading

substrate given in any 1 term of claims 8-13 which have the process which prepares said electric wiring section and said optical waveguide section on a substrate.

[Claim 15] The manufacture approach of the photoelectricity mixed-loading substrate according to claim 14 using a ceramic substrate, a monolayer wiring substrate, or a multilayer-interconnection substrate as said substrate.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] The optical waveguide section and the electric wiring section are loaded together, and this invention relates to the photoelectricity mixed-loading substrate which has the photoelectricity conversion function in which it is used in optical communication etc., and its manufacture approach.

[0002]

[Description of the Prior Art] In recent years, in order to realize communicative large-capacity-izing and improvement in the speed, researches and developments of the optical exchange, optical interconnection equipment, etc. are done actively. Those equipments have the electrical signal processing section, the optical-signal-processing section, and the photoelectricity transducer that changes a lightwave signal and an electrical signal mutually. The photoelectricity conversion part consists of optoelectric transducers, such as LD (laser diode) and PD (photodiode), and an electric element which drives or amplifies it.

[0003] In the conventional optical interconnection, the property top silicon substrate is used for the substrate in which optical waveguide is formed in and the light corpuscle child is mounted, and many ceramic substrates or printed circuit boards are used for the substrate in which electric wiring is formed in and the electric element is mounted. The mutual substrate is connected by the bonding wire where the substrate for light corpuscle children is carried on an electric substrate.

[0004] Moreover, the substrate with which both the light corpuscle child

and the electric element were mounted is indicated by JP, 9-236731, A. In this official report, each of light corpuscle children and electric elements is mounted on a ceramic wiring board, and the substrate which the siloxane system polymer uses as an ingredient of optical waveguide is shown.

[0005]

[Problem(s) to be Solved by the Invention] However, with the conventional technique of a configuration of connecting the substrate with which optical waveguide is formed and the light corpuscle child is mounted, and the substrate with which electric wiring is formed and the electric element is mounted by the bonding wire, since the wire was long in comparison, in order to raise transmission capacity, when drive frequency was made high, a noise was not able to be overlapped on a signal, and RF-ization was not able to be realized.

[0006] Moreover, the mixture substrate currently indicated by JP, 9-236731, A has the composition that the optical waveguide which consists of a siloxane system polymer is formed on the ceramic multilayer-interconnection substrate. Thus, when a wiring substrate and optical waveguide consisted of a mutually different ingredient, it was difficult to form the electric insulation layer and optical waveguide of a wiring substrate in the process according to individual with a mutually different ingredient, and to attain perfect three dimension mixed-loading-izing and low-cost-izing of the optical waveguide section and the electric wiring section in this mixed-loading substrate. In addition, by sensitization, it is difficult for the siloxane system polymer used as resin for optical waveguides in this mixed-loading substrate to form detailed wiring and a beer hall, therefore it cannot use it as a charge of electric insulation film material.

[0007] This invention aims at offering the photoelectricity mixed-loading substrate which can attain three dimension mixed-loading-izing and low-cost-izing of the optical waveguide section and the electric wiring section, and its manufacture approach in view of the above trouble.

[0008]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the photoelectricity mixed-loading substrate of this invention is a photoelectricity mixed-loading substrate equipped with the optical waveguide section which consists of the electric wiring section which has an electric wiring layer and an electric insulation layer, and the core section and the clad section, and is characterized by the electric insulation layer of said electric wiring section and said optical waveguide section consisting of same ingredients.

[0009] Since it becomes possible to form the electric wiring section and the optical waveguide section in the same process according to the photoelectricity mixed-loading substrate of this invention constituted as mentioned above, it becomes possible to attain three dimension mixed-loading-izing of the optical waveguide section and the electric wiring section, and low cost-ization of a photoelectricity mixed-loading substrate.

[0010] Moreover, it is good also as a configuration in which said electric wiring section and said optical waveguide section are mutually prepared in another object.

[0011] Or it is good also as a configuration in which said optical waveguide section is prepared on said electric wiring section, and good also as a configuration in which said optical waveguide section is formed in said electric insulation layer of said electric wiring section. This becomes possible to attain further densification of a photoelectricity mixed-loading substrate.

[0012] Furthermore, it is good also as a configuration which said ingredient consists of a photopolymer from which a refractive index changes with the exposure quantity of lights irradiated, and is formed by making it scan while the core section of said optical waveguide section doubles a focus with the location of a request of exposure light of said photopolymer so that the refractive index of the part used as the core section of said photopolymer which constitutes said optical waveguide section may become larger than the refractive index of the part used as the clad section of said photopolymer.

[0013] In addition, it is good also as a configuration in which said electric wiring section and said optical waveguide section are prepared on the substrate.

[0014] Furthermore, it is good also as a configuration said whose substrate is a ceramic substrate, a monolayer wiring substrate, or a multilayer-interconnection substrate.

[0015] Moreover, the manufacture approach of the photoelectricity mixed-loading substrate of this invention is the manufacture approach of the photoelectricity mixed-loading substrate equipped with the optical waveguide section which consists of the electric-wiring section which has an electric-wiring layer and an electric-insulation layer, and the core section and the clad section, has the process which forms said electric-wiring section, and the process which forms said optical waveguide section, and is characterized by to constitute the electric-insulation layer of said electric-wiring section, and said optical waveguide section

from same ingredient.

[0016] This becomes possible [forming the electric wiring section and the optical waveguide section in the same process], and three dimension mixed-loading-izing of the optical waveguide section and the electric wiring section and low cost-ization of a photoelectricity mixed-loading substrate are attained.

[0017] Moreover, it is good also as a configuration whose process which forms said electric wiring section and process which forms said optical waveguide section include the process which prepares said electric wiring section and said optical waveguide section so that it may become another object mutually.

[0018] Furthermore, the process which prepares said electric-wiring section and said optical waveguide section so that it may become another object mutually is good for the location of a request of this ingredient by which the laminating was carried out also as a configuration which has the process which constitutes said electric-wiring section and said optical waveguide section, respectively, and the process which removes the part which constitutes neither of the said electric-wiring section and said optical waveguide section of said ingredient by which the laminating was carried out, carrying out the laminating of said ingredient.

[0019] Moreover, the process which forms said optical waveguide section is good also as a configuration including the process which forms said optical waveguide section on said electric wiring section, or good also as a configuration in which the process which forms said electric wiring section, and the process which forms said optical waveguide section include the process which forms said electric wiring section, and which sets in process and forms said optical waveguide section in said electric insulation layer of said electric wiring section. Thereby, the photoelectricity mixed-loading substrate with which further densification was attained is constituted.

[0020] Furthermore, it is good also as a configuration including the process which forms the core section of said optical waveguide section by making it scan, doubling a focus with the location of a request of exposure light of said photopolymer so that the refractive index of the part used as the core section of said photopolymer which constitutes said optical waveguide section with the exposure quantity of light irradiated, using the photopolymer from which a refractive index changes as said ingredient may become larger than the refractive index of the part used as the clad section of said photopolymer.

[0021] Moreover, it is good also as a configuration which has the process

which prepares said electric wiring section and said optical waveguide section on a substrate, and still better also as a configuration using a ceramic substrate, a monolayer wiring substrate, or a multilayer-interconnection substrate as said substrate.

[0022]

[Embodiment of the Invention] Next, the operation gestalt of this invention is explained with reference to a drawing.

[0023] (1st operation gestalt) Drawing 1 is the sectional view showing the 1st operation gestalt of the photoelectricity mixed-loading substrate of this invention.

[0024] The photoelectricity mixed-loading substrate (henceforth a "mixed-loading substrate") of this operation gestalt has the ceramic multilayer-interconnection substrate 1 with which electric wiring was formed in both front faces and the interior of the copper wiring 2 and the beer hall 3 between layers, the detailed electric-wiring section which consisted of an electric insulation layer 4 and detailed copper wiring 5, and was prepared on the ceramic multilayer-interconnection substrate 1, and the optical waveguide section which consisted of an optical waveguide cladding layer 6 and an optical waveguide core layer 7, and was similarly prepared on the ceramic multilayer-interconnection substrate 1. On the ceramic multilayer-interconnection substrate 1, LD (laser diode) 8 is mounted through the high-melting solder bump 9, and the silicon LSI 10 for drivers is mounted through the solder bump 11. Furthermore, the silicon LSI 12 for control is mounted on the detailed electric wiring section.

[0025] The silicon LSI 12 for control controls the silicon LSI 10 for drivers by the mixed-loading substrate constituted as mentioned above, and the silicon LSI 10 for drivers drives LD 8 with it. In addition, LD 8 and the optical waveguide core 7 are combined optically.

[0026] Next, the production process of the mixed-loading substrate shown in drawing 1 with reference to drawing 2 is explained. Drawing 2 is the sectional view showing the production process of the mixed-loading substrate shown in drawing 1.

[0027] In the production process of a mixed-loading substrate, first, as shown in drawing 2 (a), the ceramic multilayer-interconnection substrate 1 is created.

[0028] First, after mixing well alumina powder, flux, an organic binder, a solvent, and a plasticizer in a ball mill, this mixture is extended to up to a carrier tape with a blade, it is made to dry and a green sheet is created. Next, a green sheet is perforated with metal mold, it is filled up with the conductive paste created with metal powder into this, and a

desired conductor pattern is further printed on a green sheet. Next, the laminating of the green sheet of two or more sheets constituted in this way is carried out, and it is calcinated. The ceramic multilayer-interconnection substrate 1 is created by the above.

[0029] Then, as shown in this drawing (b), the detailed electric wiring section and the optical waveguide section are created on the ceramic multilayer-interconnection substrate 1.

[0030] First, the spin coat of the photopolymer used as the electric insulation layer 4 of lower cladding layer 6a of the optical waveguide section and the detailed electric wiring section is carried out on the ceramic multilayer-interconnection substrate 1. Next, exposure and development are performed, a beer pattern is formed in the part used as the detailed electric wiring section, it leaves the part used as lower cladding layer 6a as uniform resin film, and the part to which you want to expose the front face of the ceramic multilayer-interconnection substrate 1 removes a photopolymer. In addition, the exposure quantity of light is adjusted to the above-mentioned photopolymer so that it may become small slightly from the optical waveguide core 7 which the refractive index of lower clad 6b mentions later in the process of exposure and development using the resin from which a refractive index changes with the exposure quantity of light. Then, resin is made to harden a photopolymer at the temperature of a proper. Next, a plating resist is removed after performing coppering after applying a plating resist using a spin coat method, performing exposure and development and performing patterning which forms detailed copper wiring, and forming the detailed copper wiring 5.

[0031] Subsequently, the spin coat of the photopolymer used as the optical waveguide core layer 7 and the electric insulation layer 4 of the detailed electric wiring section is carried out. Next, exposure and development are performed, a beer pattern is formed in the part used as detailed electric wiring, a core pattern is formed in the part used as an optical waveguide core 7, and the part to which you want to expose the front face of the ceramic multilayer-interconnection substrate 1 removes a photopolymer. In addition, while performing patterning of the optical waveguide core layer 7 in the process of exposure and development using the resin from which a refractive index changes with the exposure quantity of lights to the above-mentioned photopolymer, the exposure quantity of light is adjusted so that the refractive index of a core layer 7 may be slightly enlarged from lower cladding layer 6a. Then, resin is made to harden a photopolymer at the temperature of a proper. Next, after applying a plating resist using a spin coat method, performing exposure and development and performing patterning

for forming detailed copper wiring, coppering is performed, and a plating resist is removed after forming the detailed copper wiring 5.

[0032] Then, the spin coat of the photopolymer used as the electric insulation layer 4 of up cladding layer 6b of the optical waveguide cladding layer 6 and the detailed electric wiring section is carried out. Next, exposure and development are performed, a beer pattern is formed in the part used as detailed electric wiring, a core pattern is formed in the part used as up cladding layer 6b, and the part to which you want to expose the front face of the ceramic multilayer-interconnection substrate 1 removes a photopolymer. In addition, using the resin from which a refractive index changes with the exposure quantity of lights, in the process of exposure and development, the exposure quantity of light is adjusted to the above-mentioned photopolymer so that the refractive index of up clad 6b may become small slightly from the optical waveguide core 7. Then, resin is made to harden a photopolymer at the temperature of a proper. Next, after applying a plating resist using a spin coat method, performing exposure and development and performing patterning for forming detailed copper wiring, coppering is performed, and a plating resist is removed after forming the detailed copper wiring 5.

[0033] Then, as shown in this drawing (c), LD8 is mounted on the ceramic multilayer-interconnection substrate 1 using the high-melting solder 9.

[0034] Finally, as shown in this drawing (d), through the solder bump 11, the silicon LSI 10 for drivers is mounted on the ceramic multilayer-interconnection substrate 1, and the silicon LSI 12 for control is mounted on the detailed electric wiring section.

[0035] According to the above process, it has the detailed electric wiring section of three layers and optical waveguide which consist of an electric insulation layer 4 and detailed copper wiring 5, and the mixed-loading substrate with which LD8 which is a light corpuscle child, and LSI 10 and 12 which is an electric element were mounted is formed. According to the manufacture approach explained above, into the separate part on the ceramic multilayer-interconnection substrate 1, the electric insulation layer 4 and the ingredient same as an ingredient of optical waveguide can be used, and the detailed electric wiring section and the optical waveguide section can be created in the same process. In addition, the number of wiring layers of the detailed electric wiring section can be chosen as arbitration. Moreover, optical waveguide is not restricted to the configuration of the above three-dimension mold optical waveguides.

[0036] Drawing 3 is the side elevation of the optical waveguide in the mixed-loading substrate shown in drawing 1 .

[0037] As shown in drawing, on the ceramic multilayer-interconnection substrate 1, optical waveguide is formed with the structure where the optical waveguide cladding layer 6 surrounds the optical waveguide core layer 7. In addition, although the example in which three optical waveguide core layers 7 are formed is shown in drawing 3, the number of core layers 7 may be changed according to the purpose of using an optical circuit etc.

[0038] (2nd operation gestalt) Drawing 4 is the sectional view showing the 2nd operation gestalt of the mixed-loading substrate of this invention.

[0039] The mixed-loading substrate of this operation gestalt has the ceramic multilayer-interconnection substrate 21 with which electric wiring was formed in both front faces and the interior of the copper wiring 22 and the beer hall 23 between layers. The detailed electric wiring layer which consists of an electric insulation layer 24 and detailed copper wiring 25 is formed over the whole, and the optical waveguide section which becomes a required part on a detailed electric wiring layer from the optical waveguide core layer 27 and the optical waveguide clad 26 further is formed in the top face of the wiring substrate 21. It is formed with the ingredient with same electric insulation layer 24 and optical waveguide section. Furthermore, on the detailed electric wiring layer, LD28 is mounted through the high-melting solder bump 29, and the silicon LSI 30 for drivers and the silicon LSI 32 for control are mounted through the solder bump 31.

[0040] The silicon LSI 32 for control controls the silicon LSI 10 for drivers by the mixed-loading substrate constituted as mentioned above, and the silicon LSI 30 for drivers drives LD28 with it. In addition, the laser diode 28 and the optical waveguide core 27 are combined optically.

[0041] Next, the production process of the mixed-loading substrate shown in drawing 4 with reference to drawing 5 is explained. Drawing 5 is the sectional view showing the production process of the mixed-loading substrate shown in drawing 4.

[0042] In the production process of a mixed-loading substrate, first, as shown in drawing 5 (a), the ceramic multilayer-interconnection substrate 21 is created.

[0043] First, after mixing well alumina powder, flux, an organic binder, a solvent, and a plasticizer in a ball mill, this mixture is extended to up to a carrier tape with a blade, it is made to dry and a green sheet is created. Next, a green sheet is perforated with metal mold, it is filled up with the conductive paste created with metal powder into this, and a desired conductor pattern is further printed on a green sheet. Next, the laminating of the green sheet of two or more sheets constituted in this way is carried out, and it is calcinated. The ceramic

multilayer-interconnection substrate 21 is created by the above.

[0044] Then, as shown in this drawing (b), the detailed electric wiring section is created in the whole top face of the ceramic multilayer-interconnection substrate 21.

[0045] First, the photopolymer used as the electric insulation layer 24 is applied with a spin coat method on the ceramic multilayer-interconnection substrate 21. Next, after performing exposure and development and forming the pattern of an electric insulation layer, it heats at the temperature of a proper to resin, and resin is stiffened. Next, after applying a plating resist with a spin coat method, performing exposure and development and performing patterning of an electric conductor layer, coppering is performed, and the detailed copper wiring 25 is formed. Furthermore, a desired detailed electric wiring layer is created on the ceramic multilayer-interconnection substrate 21 by only a required count's repeating the formation process of the above-mentioned electric insulation layer, and the formation process of a detailed copper wiring layer, and carrying them out.

[0046] Then, as shown in this drawing (c), the optical waveguide section is created on the detailed electric wiring section which consists of the electric insulation layer 4 and the detailed copper wiring 5 which were formed on the ceramic multilayer-interconnection substrate 21.

[0047] First, the same resin as the electric insulation layer 24 used as lower cladding layer 26a of the optical waveguide section is applied with a spin coat method on the detailed electric wiring section, exposure and development are performed, patterning is carried out to the configuration of a request of optical waveguide lower cladding layer 26a, and resin is made to harden resin at the temperature of a proper. Next, the same resin as the electric insulation layer 24 used as the optical waveguide core layer 27 is applied with a spin coat method, exposure and development are performed, patterning of the optical waveguide core layer 7 is carried out to the purpose part, and resin is made to harden resin at the temperature of a proper.

[0048] Next, the same resin as the electric insulation layer 24 used as optical waveguide up cladding layer 26b is applied with a spin coat method, exposure and development are performed, patterning is carried out to the configuration of a request of up cladding layer 26b, and resin is made to harden resin at the temperature of a proper. In addition, using the ingredient from which a refractive index changes with the exposure quantity of lights to the resin which constitutes cladding layers 26a and 26b and a core layer 27, in the process of exposure and development, while

performing patterning, the exposure quantity of light is adjusted so that the refractive index of the optical waveguide core layer 27 may become high slightly rather than the refractive index of a cladding layer 26.

[0049] As shown in this drawing (d), while mounting LD28 on the detailed electric wiring section through the high-melting solder 29 finally, the silicon LSI 30 for drivers and the silicon LSI 32 for control are mounted on the detailed electric wiring section through the solder bump 31.

[0050] Of the above process, the mixed-loading substrate of this operation gestalt is formed. According to the manufacture approach explained above, the optical waveguide section can be created on the detailed electric wiring section of the ceramic multilayer-interconnection substrate 21 in the same process using the electric insulation layer 24 and the ingredient same as an ingredient of optical waveguide. In addition, the number of wiring layers of the detailed electric wiring section can be chosen as arbitration. Moreover, optical waveguide is not restricted to the configuration of the above three-dimension mold optical waveguides.

[0051] (3rd operation gestalt) Drawing 6 is the sectional view showing the 3rd operation gestalt of the mixed-loading substrate of this invention.

[0052] The mixed-loading substrate of this operation gestalt has the ceramic multilayer-interconnection substrate 41 with which electric wiring was formed in both front faces and the interior of the copper wiring 42 and the beer hall 43 between layers. The detailed electric wiring layer which consists of an electric insulation layer 44 and detailed copper wiring 45 is formed in the top face of the wiring substrate 41 over the whole, and the core layer 53 for optical transmission and the core layer 55 for optical reception which are optical waveguide are further formed in the detailed electric wiring layer. The electric insulation layer 44 and optical waveguide are formed with the same ingredient. On the detailed electric wiring layer, LD48 is mounted through the high-melting solder bump 49, and PD54, the silicon LSI 50 for drivers, and the silicon LSI 52 for control are mounted through the solder bump 51.

[0053] The silicon LSI 52 for control controls the silicon LSI 50 for drivers by the mixed-loading substrate of this operation gestalt constituted as mentioned above, and the silicon LSI 50 for drivers drives LD48 with it. In addition, LD48, the core 53 for optical transmission, and the PD54 and core 55 for optical reception of each other [respectively] are combined optically.

[0054] Next, the production process of the mixed-loading substrate shown in drawing 6 with reference to drawing 7 is explained. Drawing 7 is the sectional view showing the production process of the mixed-loading

substrate shown in drawing 6 .

[0055] First, after mixing well alumina powder, flux, an organic binder, a solvent, and a plasticizer in a ball mill, this mixture is extended to up to a carrier tape with a blade, it is made to dry and a green sheet is created. Next, a green sheet is perforated with metal mold, it is filled up with the conductive paste created with metal powder into this, and a desired conductor pattern is further printed on a green sheet. Next, the laminating of the green sheet of two or more sheets constituted in this way is carried out, and it is calcinated. The ceramic multilayer-interconnection substrate 41 is created by the above.

[0056] Then, as shown in this drawing (b), the detailed electric wiring section is created in the whole top face of the ceramic multilayer-interconnection substrate 41.

[0057] First, the photopolymer used as the electric insulation layer 44 is applied with a spin coat method on the ceramic multilayer-interconnection substrate 41. Next, after performing exposure and development and forming the pattern of an electric insulation layer, it heats at the temperature of a proper to resin, and resin is stiffened. Next, after applying a plating resist with a spin coat method, performing exposure and development and performing patterning of an electric conductor layer, coppering is performed, and the detailed copper wiring 45 is formed. Furthermore, a desired detailed electric wiring layer is created on the ceramic multilayer-interconnection substrate 41 by only a required count's repeating the formation process of the above-mentioned electric insulation layer, and the formation process of detailed copper wiring, and carrying them out.

[0058] Then, as shown in this drawing (c), optical waveguide is created in the electric insulation layer 44 of the detailed electric wiring section formed on the ceramic multilayer-interconnection substrate 41. The optical waveguide core layers 53 and 55 are written in a photopolymer in three dimension by making a photopolymer scan, doubling a focus with the location which forms the core layers 53 and 55 of a photopolymer for a laser beam so that the refractive index of the optical waveguide core layers 53 and 55 may become large slightly rather than the surrounding electric insulation layer 44 using the resin from which a refractive index changes with the quantity of light of the laser beam as an exposure light irradiated.

[0059] As shown in this drawing (d), while mounting LD48 on the detailed electric wiring section through the high-melting solder 49 finally, PD54, the silicon LSI 50 for drivers, and the silicon LSI 52 for control are mounted on the detailed electric wiring section through the solder bump

51.

[0060] Of the above process, the mixed-loading substrate of this operation gestalt is formed. According to the manufacture approach explained above, the optical waveguide section can be created on the detailed electric wiring section of the ceramic multilayer-interconnection substrate 41 in the same process using the electric insulation layer 44 and the ingredient same as an ingredient of optical waveguide.

[0061]

[Example] In order to realize the mixed-loading substrate of this invention, the ingredient with which light transmission nature realizes low cost micro processing highly is required. For example, the epoxy acrylate resin (V259PA made from Nippon Steel Chemistry) which has a fluorene frame fulfills these conditions, the optical loss as optical waveguide for single modes is 0.3 dB/cm extent, and even if it compares with other polymer material currently developed as an object for optical waveguides, it has the engine performance which is not inferiority. Moreover, the above-mentioned epoxy acrylate resin has UV photosensitivity, and since the resolution which is moreover needed for detailed-ization is also high, it can form about several microns electric wiring by low cost.

[0062] Here, the process which forms optical waveguide using the epoxy acrylate resin which has a fluorene frame is explained.

[0063] First, the coating solution which dissolved the epoxy acrylate resin which has a fluorene frame in the substrate which forms optical waveguide is applied with a spin coating method, a DIP coating method, etc., and the spreading film is obtained. Next, after performing baking processing and evaporating a solvent, exposure is performed and a lower clad is adjusted to a suitable refractive index. Subsequently, by performing heat-treatment for about 30 - 90 minutes (postbake) at 160 degrees C - 250 degrees C, the exposure section is solidified and a lower clad is created. Next, the coating solution which dissolved the epoxy acrylate resin which has a fluorene frame is applied with a spin coating method, a DIP coating method, etc. on a lower clad, and the spreading film is obtained. Next, the target part is stiffened, while exposing through the glass mask which gave the predetermined pattern and adjusting the refractive index of a core, after performing baking processing and evaporating a solvent. At this time, the refractive index of a core needs a small thing at the difference in 1% or less than the refractive index of the clad of the circumference of it.

[0064] Next, by dipping the above-mentioned substrate in a potassium hydroxide or the alkali developer of an amine system, dissolving and developing a part for an unexposed part, and performing heat-treatment for

about 30 - 90 minutes (postbake) at 160 more degrees C - 250 degrees C, the exposure section is solidified and the configuration of an optical waveguide core is created. Next, the epoxy acrylate resin which has a fluorene frame on a core and a lower clad is formed by the same approach as the above-mentioned lower clad as an up clad. According to the above process, it can have thermal resistance and the single mode optical waveguide whose height and width of face of a core cross section are about several micrometers, and the multimode optical waveguide whose height and width of face of a core cross section are about several 10 micrometers can be created by the simple approach.

[0065] Moreover, in order to make the heat generated from LD8 radiate heat effectively as other examples in the mixed-loading substrate of a configuration as shown, for example in drawing 1, thermally conductive good aluminum nitride, carbonization silicon, or beryllium oxide may be used as a ceramic ingredient of the ceramic multilayer-interconnection substrate 1.

[0066] Furthermore, as other examples, in case die bonding of LD8 is carried out in the mixed-loading substrate of a configuration as shown, for example in drawing 1, the ingredient near the coefficient of thermal expansion of the ingredient of LD8 as a ceramic ingredient of the ceramic multilayer-interconnection substrate 1 may be used so that the strain produced in LD8 by the differential thermal expansion between LD8 and the ceramic multilayer-interconnection substrates 1 by the temperature change may become small.

[0067] Although each operation gestalt and example which were explained above showed the example in which the electric wiring section and the optical waveguide section are prepared on the ceramic multilayer-interconnection substrate here, the photoelectricity mixed-loading substrate of this invention is not necessarily required for the electric wiring section and the optical waveguide section being prepared on a substrate. Moreover, if the electric wiring section and the optical waveguide section are in the configuration prepared on the substrate, a substrate is good also as a configuration in which it is not restricted to a ceramic multilayer-interconnection substrate, but the electric wiring section and the optical waveguide section are prepared on the substrate of the configuration of arbitration, such as a mere ceramic substrate and a monolayer wiring substrate.

[0068] In addition, this invention is not limited to each above-mentioned operation gestalt and each above-mentioned example at all, and adding modification, amelioration, etc. various in the range which does not

deviate from the summary of this invention does not interfere at all.

[0069]

[Effect of the Invention] As explained above, since the electric insulation layer of the electric wiring section and the optical waveguide section consist of same ingredients, this invention can form the electric wiring section and the optical waveguide section in the same process, and can attain three dimension mixed-loading-izing of the optical waveguide section and the electric wiring section, and low cost-ization of a photoelectricity mixed-loading substrate.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view showing the 1st operation gestalt of the photoelectricity mixed-loading substrate of this invention.

[Drawing 2] It is the sectional view showing the production process of the mixed-loading substrate shown in drawing 1 .

[Drawing 3] It is the side elevation of the optical waveguide in the mixed-loading substrate shown in drawing 1 .

[Drawing 4] It is the sectional view showing the 2nd operation gestalt of the ** point substrate of this invention.

[Drawing 5] It is the sectional view showing the production process of the mixed-loading substrate shown in drawing 4 .

[Drawing 6] It is the sectional view showing the 3rd operation gestalt of the mixed-loading substrate of this invention.

[Drawing 7] It is the sectional view showing the production process of the mixed-loading substrate shown in drawing 6 .

[Description of Notations]

1, 21, 41 Ceramic multilayer-interconnection substrate

2, 22, 42 Copper wiring

3, 23, 43 Beer hall between layers

4, 24, 44 Electric insulation layer

5, 25, 45 Detailed copper wiring

6 26 Optical waveguide cladding layer

6a, 26a Lower cladding layer
6b, 26b Up cladding layer
7 27 Optical waveguide core layer
8, 28, 48 LD (laser diode)
9, 29, 49 High-melting solder bump
10, 30, 50 Silicon LSI for drivers
11, 31, 51 Solder bump
12, 32, 52 Silicon LSI for control
53 Core Layer for Optical Transmission
54 PD (Photodiode)
55 Core Layer for Optical Reception

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-7463
(P2001-7463A)

(43) 公開日 平成13年1月12日 (2001.1.12)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 5 K 1/02		H 0 5 K 1/02	T 2 H 0 4 7
G 0 2 B 6/122		3/46	T 5 E 3 3 8
	6/13		L 5 E 3 4 6
H 0 5 K 3/46			Z 5 F 0 7 3
		H 0 1 S 5/022	5 F 0 8 8
審査請求 有 請求項の数15 O L (全 10 頁) 最終頁に続く			

(21) 出願番号 特願平11-178766

(22) 出願日 平成11年6月24日 (1999.6.24)

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 北城 栄

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 小田 三紀雄

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100088328

弁理士 金田 暢之 (外2名)

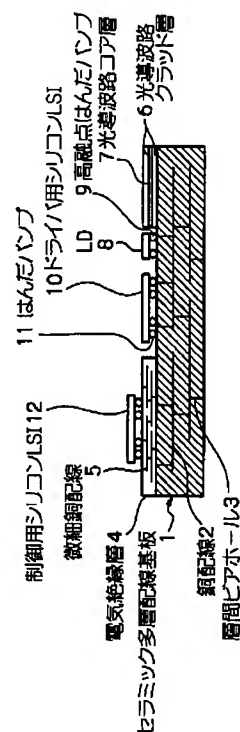
最終頁に続く

(54) 【発明の名称】 光電気混載基板およびその製造方法

(57) 【要約】

【課題】 光導波路部および電気配線部の3次元的な混載化および低コスト化を図る。

【解決手段】 光電気混載基板は、電気絶縁層4および微細銅配線5からなる微細電気配線部と、光導波路クラッド層6および光導波路コア層7からなる光導波路部とを有している。微細電気配線部の電気絶縁層4および光導波路部6, 7は、照射される露光光量によって屈折率が変化する感光性樹脂で構成されている。



【特許請求の範囲】

【請求項1】 電気配線層と電気絶縁層とを有する電気配線部と、コア部とクラッド部とからなる光導波路部とを備えた光電気混載基板であって、前記電気配線部の電気絶縁層と前記光導波路部とが同じ材料で構成されていることを特徴とする光電気混載基板。

【請求項2】 前記電気配線部と前記光導波路部とが互いに別体に設けられている請求項1に記載の光電気混載基板。

【請求項3】 前記光導波路部が前記電気配線部の上に設けられている請求項1に記載の光電気混載基板。

【請求項4】 前記電気配線部の前記電気絶縁層に前記光導波路部が形成されている請求項1に記載の光電気混載基板。

【請求項5】 前記材料は照射される露光光量によって屈折率に変化する感光性樹脂からなり、前記光導波路部のコア部は、前記光導波路部を構成する前記感光性樹脂のコア部となる部分の屈折率が前記感光性樹脂のクラッド部となる部分の屈折率よりも大きくなるように、露光光を前記感光性樹脂の所望の位置に焦点を合わせながら走査させることによって形成されている請求項1から4のいずれか1項に記載の光電気混載基板。

【請求項6】 前記電気配線部および前記光導波路部が基板の上に設けられている請求項1から5のいずれか1項に記載の光電気混載基板。

【請求項7】 前記基板がセラミック基板、単層配線基板あるいは多層配線基板である請求項6に記載の光電気混載基板。

【請求項8】 電気配線層と電気絶縁層とを有する電気配線部と、コア部とクラッド部とからなる光導波路部とを備えた光電気混載基板の製造方法であって、前記電気配線部を形成する工程と、前記光導波路部を形成する工程とを有し、前記電気配線部の電気絶縁層と前記光導波路部とを同じ材料で構成することを特徴とする光電気混載基板の製造方法。

【請求項9】 前記電気配線部を形成する工程と、前記光導波路部を形成する工程とが、前記電気配線部と前記光導波路部とを互いに別体となるように設ける工程を含む請求項8に記載の光電気混載基板の製造方法。

【請求項10】 前記電気配線部と前記光導波路部とを互いに別体となるように設ける工程は、前記材料を積層しつつ、該積層された材料の所望の位置に前記電気配線部および前記光導波路部をそれぞれ構成する工程と、前記積層された材料の、前記電気配線部および前記光導波路部のいずれも構成しない箇所を除去する工程とを有する請求項9に記載の光電気混載基板の製造方法。

【請求項11】 前記光導波路部を形成する工程は、前記電気配線部の上に前記光導波路部を形成する工程を含む請求項8に記載の光電気混載基板の製造方法。

【請求項12】 前記電気配線部を形成する工程と、前記光導波路部を形成する工程とが、前記電気配線部を形成する工程において前記電気配線部の前記電気絶縁層に前記光導波路部を形成する工程を含む請求項8に記載の光電気混載基板の製造方法。

【請求項13】 照射される露光光量によって屈折率に変化する感光性樹脂を前記材料として用い、前記光導波路部を構成する前記感光性樹脂のコア部となる部分の屈折率が前記感光性樹脂のクラッド部となる部分の屈折率よりも大きくなるように、露光光を前記感光性樹脂の所望の位置に焦点を合わせながら走査させることによって前記光導波路部のコア部を形成する工程を含む請求項8から12のいずれか1項に記載の光電気混載基板の製造方法。

【請求項14】 前記電気配線部および前記光導波路部を基板の上に設ける工程を有する請求項8から13のいずれか1項に記載の光電気混載基板の製造方法。

【請求項15】 前記基板として、セラミック基板、単層配線基板あるいは多層配線基板を用いる請求項14に記載の光電気混載基板の製造方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、光導波路部と電気配線部とが混載され、光通信等において用いられる光電気変換機能を有する光電気混載基板およびその製造方法に関する。

【0002】

【従来の技術】近年では、通信の大容量化および高速化を実現するために、光交換機や光インターコネクション装置等の研究開発が活発に行われている。それらの装置は、電気信号処理部、光信号処理部、および光信号と電気信号とを相互に変換する光電気変換部を有している。光電気変換部分は、LD（レーザダイオード）やPD（フォトダイオード）等の光電変換素子と、それを駆動または増幅する電気素子とから構成されている。

【0003】従来の光インターコネクションでは、光導波路が形成され光素子が実装されている基板にはその特性上シリコン基板が用いられ、また、電気配線が形成され電気素子が実装されている基板にはセラミック基板またはプリント基板が多く用いられている。互いの基板は、光素子用基板が電気基板上に搭載された状態で、ボンディングワイヤーによって接続されている。

【0004】また、特開平9-236731号公報には、光素子と電気素子との両方が実装された基板が開示されている。本公報では、光素子と電気素子とがいずれもセラミック配線基板上に実装され、光導波路の材料としてシロキサン系ポリマーが用いている基板が示されている。

【0005】

【発明が解決しようとする課題】しかしながら、光導波

路が形成され光素子が実装されている基板と、電気配線が形成され電気素子が実装されている基板とをボンディングワイヤーによって接続する構成の従来技術では、そのワイヤーが比較的長いために、伝送容量を上げるために駆動周波数を高くすると信号にノイズが重畳してしまい、高周波化を実現することができなかった。

【0006】また、特開平9-236731号公報に開示されている混在基板は、セラミック多層配線基板の上にシロキサン系ポリマーからなる光導波路が形成されている構成となっている。このように、配線基板と光導波路とが互いに異なる材料からなる場合には、配線基板の電気絶縁層と光導波路とを互いに異なる材料で個別のプロセスで形成する必要があり、本混載基板では光導波路部および電気配線部の3次元的な完全な混載化および低コスト化を図ることが困難であった。なお、本混載基板において光導波路用の樹脂として用いられているシロキサン系ポリマーは、感光によって微細配線およびビアホールを形成することが難しく、そのため電気絶縁膜用材料として用いることができない。

【0007】以上の問題点に鑑み、本発明は、光導波路部および電気配線部の3次元的な混載化および低コスト化を図ることができる光電気混載基板およびその製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するため、本発明の光電気混載基板は、電気配線層と電気絶縁層とを有する電気配線部と、コア部とクラッド部とからなる光導波路部とを備えた光電気混載基板であって、前記電気配線部の電気絶縁層と前記光導波路部とが同じ材料で構成されていることを特徴とする。

【0009】上記のように構成された本発明の光電気混載基板によれば、電気配線部と光導波路部とを同じプロセスで形成することが可能となるため、光導波路部および電気配線部の3次元的な混載化および光電気混載基板の低コスト化を図ることが可能となる。

【0010】また、前記電気配線部と前記光導波路部とが互いに別体に設けられている構成としてもよい。

【0011】あるいは、前記光導波路部が前記電気配線部の上に設けられている構成としてもよく、また、前記電気配線部の前記電気絶縁層に前記光導波路部が形成されている構成としてもよい。これにより、光電気混載基板のさらなる高密度化を図ることが可能となる。

【0012】さらに、前記材料は照射される露光光量によって屈折率が変化する感光性樹脂からなり、前記光導波路部のコア部は、前記光導波路部を構成する前記感光性樹脂のコア部となる部分の屈折率が前記感光性樹脂のクラッド部となる部分の屈折率よりも大きくなるように、露光光を前記感光性樹脂の所望の位置に焦点を合わせながら走査させることによって形成されている構成としてもよい。

【0013】加えて、前記電気配線部および前記光導波路部が基板の上に設けられている構成としてもよい。

【0014】さらに、前記基板がセラミック基板、単層配線基板あるいは多層配線基板である構成としてもよい。

【0015】また、本発明の光電気混載基板の製造方法は、電気配線層と電気絶縁層とを有する電気配線部と、コア部とクラッド部とからなる光導波路部とを備えた光電気混載基板の製造方法であって、前記電気配線部を形成する工程と、前記光導波路部を形成する工程とを有し、前記電気配線部の電気絶縁層と前記光導波路部とを同じ材料で構成することを特徴とする。

【0016】これにより、電気配線部と光導波路部とを同じプロセスで形成することが可能となり、光導波路部および電気配線部の3次元的な混載化および光電気混載基板の低コスト化が図られる。

【0017】また、前記電気配線部を形成する工程と、前記光導波路部を形成する工程とが、前記電気配線部と前記光導波路部とを互いに別体となるように設ける工程を含む構成としてもよい。

【0018】さらに、前記電気配線部と前記光導波路部とを互いに別体となるように設ける工程は、前記材料を積層しつつ、該積層された材料の所望の位置に前記電気配線部および前記光導波路部をそれぞれ構成する工程と、前記積層された材料の、前記電気配線部および前記光導波路部のいずれも構成しない箇所を除去する工程とを有する構成としてもよい。

【0019】また、前記光導波路部を形成する工程は、前記電気配線部の上に前記光導波路部を形成する工程を含む構成としてもよく、あるいは、前記電気配線部を形成する工程と、前記光導波路部を形成する工程とが、前記電気配線部を形成する工程中において前記電気配線部の前記電気絶縁層に前記光導波路部を形成する工程を含む構成としてもよい。これにより、さらなる高密度化が図られた光電気混載基板が構成される。

【0020】さらに、照射される露光光量によって屈折率が変化する感光性樹脂を前記材料として用い、前記光導波路部を構成する前記感光性樹脂のコア部となる部分の屈折率が前記感光性樹脂のクラッド部となる部分の屈折率よりも大きくなるように、露光光を前記感光性樹脂の所望の位置に焦点を合わせながら走査させることによって前記光導波路部のコア部を形成する工程を含む構成としてもよい。

【0021】また、前記電気配線部および前記光導波路部を基板の上に設ける工程を有する構成としてもよく、さらに、前記基板として、セラミック基板、単層配線基板あるいは多層配線基板を用いる構成としてもよい。

【0022】

【発明の実施の形態】次に、本発明の実施形態について図面を参照して説明する。

【0023】（第1の実施形態）図1は、本発明の光電気混載基板の第1の実施形態を示す断面図である。

【0024】本実施形態の光電気混載基板（以下、「混載基板」という。）は、銅配線2および層間ビアホール3によって両表面および内部に電気配線が形成されたセラミック多層配線基板1と、電気絶縁層4および微細銅配線5からなりセラミック多層配線基板1上に設けられた微細電気配線部と、光導波路クラッド層6および光導波路コア層7からなり同じくセラミック多層配線基板1上に設けられた光導波路部とを有している。セラミック多層配線基板1上には、LD（レーザダイオード）8が高融点はんだバンプ9を介して実装され、またドライバ用シリコンLSI10がはんだバンプ11を介して実装されている。さらに、微細電気配線部上には、制御用シリコンLSI12が実装されている。

【0025】上記のように構成された混載基板では、制御用シリコンLSI12がドライバ用シリコンLSI10を制御し、ドライバ用シリコンLSI10がLD8を駆動する。なお、LD8と光導波路コア7とは光学的に結合されている。

【0026】次に、図2を参照して図1に示した混載基板の製造工程について説明する。図2は、図1に示した混載基板の製造工程を示す断面図である。

【0027】混載基板の製造工程では、まず最初に、図2（a）に示すように、セラミック多層配線基板1を作成する。

【0028】まず、アルミナ粉末、フラックス、有機バインダ、溶剤および可塑剤をボールミル中で良く混合した後に、この混合物をブレードによってキャリアテープ上へ伸展し、乾燥させてグリーンシートを作成する。次に、グリーンシートに金型で穴開けを行い、この中へ金属粉末で作成した導体ペーストを充填し、さらにグリーンシート上に所望の導体パターンを印刷する。次に、このように構成した複数枚のグリーンシートを積層して焼成する。以上により、セラミック多層配線基板1が作成される。

【0029】続いて、同図（b）に示すように、セラミック多層配線基板1の上に、微細電気配線部および光導波路部を作成する。

【0030】まず、セラミック多層配線基板1上に光導波路部の下部クラッド層6aおよび微細電気配線部の電気絶縁層4となる感光性樹脂をスピンコートする。次に、露光および現像を行い、微細電気配線部として用いる部分にはビアパターンを形成し、下部クラッド層6aとして用いる部分は一様な樹脂膜として残し、セラミック多層配線基板1の表面を露出させたい部分は感光性樹脂を取り除く。なお、上記の感光性樹脂には露光量によって屈折率が変化する樹脂を用い、露光および現像のプロセスでは、下部クラッド6bの屈折率が後述する光導波路コア7よりわずかに小さくなるように露光量を

調整する。その後、樹脂に固有の温度で感光性樹脂を硬化させる。次に、メッキレジストをスピンコート法を用いて塗布し、露光および現像を行い、微細銅配線を形成するパターンニングを行った後、銅メッキを施し、微細銅配線5を形成した後に、メッキレジストを除去する。

【0031】次いで、光導波路コア層7および微細電気配線部の電気絶縁層4となる感光性樹脂をスピンコートする。次に、露光および現像を行い、微細電気配線として用いる部分にはビアパターンを形成し、光導波路コア7として用いる部分にはコアパターンを形成し、セラミック多層配線基板1の表面を露出させたい部分は感光性樹脂を取り除く。なお、上記の感光性樹脂には露光量によって屈折率が変化する樹脂を用い、露光および現像のプロセスでは、光導波路コア層7のパターンニングを行うとともに、コア層7の屈折率を下部クラッド層6aよりわずかに大きくさせるように露光量を調整する。その後、樹脂に固有の温度で感光性樹脂を硬化させる。次に、メッキレジストをスピンコート法を用いて塗布し、露光および現像を行い、微細銅配線を形成するためのパターンニングを行った後に銅メッキを施し、微細銅配線5を形成した後に、メッキレジストを除去する。

【0032】続いて、光導波路クラッド層6の上部クラッド層6bおよび微細電気配線部の電気絶縁層4となる感光性樹脂をスピンコートする。次に、露光および現像を行い、微細電気配線として用いる部分にはビアパターンを形成し、上部クラッド層6bとして用いる部分にはコアパターンを形成し、セラミック多層配線基板1の表面を露出させたい部分は感光性樹脂を取り除く。なお、上記の感光性樹脂には露光量によって屈折率が変化する樹脂を用い、露光および現像のプロセスでは、上部クラッド6bの屈折率が光導波路コア7よりわずかに小さくなるように露光量を調整する。その後、樹脂に固有の温度で感光性樹脂を硬化させる。次に、メッキレジストをスピンコート法を用いて塗布し、露光および現像を行い、微細銅配線を形成するためのパターンニングを行った後に、銅メッキを施し、微細銅配線5を形成した後に、メッキレジストを除去する。

【0033】続いて、同図（c）に示すように、LD8を高融点はんだ9を用いてセラミック多層配線基板1上に実装する。

【0034】最後に、同図（d）に示すように、はんだバンプ11を介して、ドライバ用シリコンLSI10をセラミック多層配線基板1上に実装し、制御用シリコンLSI12を微細電気配線部上に実装する。

【0035】以上の工程により、電気絶縁層4および微細銅配線5からなる3層の微細電気配線部と光導波路とを有し、光素子であるLD8と電気素子であるLSI10、12とが実装された混載基板が形成される。上記に説明した製造方法によれば、セラミック多層配線基板1上の別々の部分に、微細電気配線部および光導波路部

を、電気絶縁層4および光導波路の材料として同じ材料を用いて同一のプロセスで作成することができる。なお、微細電気配線部の配線層数は任意に選ぶことができる。また、光導波路は上記のような3次元型光導波路の構成に限られない。

【0036】図3は、図1に示した混載基板における光導波路の側面図である。

【0037】図から分かるように、セラミック多層配線基板1上には、光導波路クラッド層6が光導波路コア層7を囲むような構造で光導波路が形成されている。なお、図3には3つの光導波路コア層7が設けられている例を示しているが、コア層7の数は光回路の使用目的等に応じて変更してもよい。

【0038】(第2の実施形態)図4は、本発明の混載基板の第2の実施形態を示す断面図である。

【0039】本実施形態の混載基板は、銅配線22および層間ビアホール23によって両表面および内部に電気配線が形成されたセラミック多層配線基板21を有している。配線基板21の上面には、電気絶縁層24および微細銅配線25からなる微細電気配線層部が全体にわたって形成されており、さらに、微細電気配線層部上の必要な部分には、光導波路コア層27および光導波路クラッド26からなる光導波路部が形成されている。電気絶縁層24と光導波路部とは同じ材料で形成されている。さらに、微細電気配線層部上には、LD28が高融点はんだパンプ29を介して実装され、ドライバ用シリコンLSI30および制御用シリコンLSI32がはんだパンプ31を介して実装されている。

【0040】上記のように構成された混載基板では、制御用シリコンLSI32がドライバ用シリコンLSI10を制御し、ドライバ用シリコンLSI30がLD28を駆動する。なお、レーザダイオード28と光導波路コア27とは光学的に結合されている。

【0041】次に、図5を参照して図4に示した混載基板の製造工程について説明する。図5は、図4に示した混載基板の製造工程を示す断面図である。

【0042】混載基板の製造工程では、まず最初に、図5(a)に示すように、セラミック多層配線基板21を作成する。

【0043】まず、アルミナ粉末、フラックス、有機バインダ、溶剤および可塑剤をボールミル中で良く混合した後に、この混合物をブレードによってキャリアテープ上へ伸展し、乾燥させてグリーンシートを作成する。次に、グリーンシートに金型で穴開けを行い、この中へ金属粉末で作成した導体ペーストを充填し、さらにグリーンシート上に所望の導体パターンを印刷する。次に、このように構成した複数枚のグリーンシートを積層して焼成する。以上により、セラミック多層配線基板21が作成される。

【0044】続いて、同図(b)に示すように、セラミ

ック多層配線基板21の上面全体に微細電気配線部を作成する。

【0045】まず、セラミック多層配線基板21上に、電気絶縁層24となる感光性樹脂をスピンコート法により塗布する。次に、露光および現像を行い、電気絶縁層のパターンを形成した後に、樹脂に固有の温度で加熱を行い、樹脂を硬化させる。次に、メッキレジストをスピンコート法で塗布し、露光および現像を行い、電気導体層のパターニングを行った後に銅メッキを施し、微細銅配線25を形成する。さらに、上記の電気絶縁層の形成工程と微細銅配線層の形成工程とを必要な回数だけ繰り返して実施することにより、所望の微細電気配線層部がセラミック多層配線基板21上に作成される。

【0046】続いて、同図(c)に示すように、セラミック多層配線基板21上に形成した電気絶縁層4および微細銅配線5からなる微細電気配線部の上に、光導波路部を作成する。

【0047】まず、光導波路部の下部クラッド層26aとなる電気絶縁層24と同じ樹脂を微細電気配線部の上にスピンコート法により塗布して露光および現像を行い、光導波路下部クラッド層26aを所望の形状にパターニングし、樹脂に固有の温度で樹脂を硬化させる。次に、光導波路コア層27となる電気絶縁層24と同じ樹脂をスピンコート法により塗布し、露光および現像を行い目的部分に光導波路コア層7をパターニングし、樹脂に固有の温度で樹脂を硬化させる。

【0048】次に、光導波路上部クラッド層26bとなる電気絶縁層24と同じ樹脂をスピンコート法により塗布して露光および現像を行い、上部クラッド層26bを所望の形状にパターニングし、樹脂に固有の温度で樹脂を硬化させる。なお、クラッド層26a、26bおよびコア層27を構成する樹脂には露光光量によって屈折率が変化する材料を用い、露光および現像のプロセスでは、パターニングを行うとともに光導波路コア層27の屈折率がクラッド層26の屈折率よりもわずかに高くなるように露光光量を調整する。

【0049】最後に、同図(d)に示すように、LD28を高融点はんだ29を介して微細電気配線部上に実装するとともに、ドライバ用シリコンLSI30および制御用シリコンLSI32をはんだパンプ31を介して微細電気配線部上に実装する。

【0050】以上の工程により、本実施形態の混載基板が形成される。上記に説明した製造方法によれば、電気絶縁層24および光導波路の材料として同じ材料を用いて同一のプロセスで、セラミック多層配線基板21の微細電気配線部の上に光導波路部を作成することができる。なお、微細電気配線部の配線層数は任意に選ぶことができる。また、光導波路は上記のような3次元型光導波路の構成に限られない。

【0051】(第3の実施形態)図6は、本発明の混載

基板の第3の実施形態を示す断面図である。

【0052】本実施形態の混載基板は、銅配線42および層間ビアホール43によって両表面および内部に電気配線が形成されたセラミック多層配線基板41を有している。配線基板41の上面には、電気絶縁層44および微細銅配線45からなる微細電気配線層部が全体にわたって形成されており、さらに、微細電気配線層部内には、光導波路である光送信用コア層53および光受信用コア層55が形成されている。電気絶縁層44と光導波路とは同じ材料で形成されている。微細電気配線層部上には、LD48が高融点はんだバンプ49を介して実装され、PD54、ドライバ用シリコンLSI50および制御用シリコンLSI52がはんだバンプ51を介して実装されている。

【0053】上記のように構成された本実施形態の混載基板では、制御用シリコンLSI52がドライバ用シリコンLSI50を制御し、ドライバ用シリコンLSI50がLD48を駆動する。なお、LD48と光送信用コア53、PD54と光受信用コア55とは、それぞれ互いに光学的に結合されている。

【0054】次に、図7を参照して図6に示した混載基板の製造工程について説明する。図7は、図6に示した混載基板の製造工程を示す断面図である。

【0055】まず、アルミナ粉末、フラックス、有機バインダ、溶剤および可塑剤をボールミル中で良く混合した後に、この混合物をブレードによってキャリアテープ上へ伸展し、乾燥させてグリーンシートを作成する。次に、グリーンシートに金型で穴開けを行い、この中へ金属粉末で作成した導体ペーストを充填し、さらにグリーンシート上に所望の導体パターンを印刷する。次に、このように構成した複数枚のグリーンシートを積層して焼成する。以上により、セラミック多層配線基板41が作成される。

【0056】続いて、同図(b)に示すように、セラミック多層配線基板41の上面全体に微細電気配線部を作成する。

【0057】まず、セラミック多層配線基板41上に、電気絶縁層44となる感光性樹脂をスピンコート法により塗布する。次に、露光および現像を行い、電気絶縁層のパターンを形成した後に、樹脂に固有の温度で加熱を行い、樹脂を硬化させる。次に、メッキレジストをスピンコート法で塗布し、露光および現像を行い、電気導体層のパターニングを行った後に銅メッキを施し、微細銅配線45を形成する。さらに、上記の電気絶縁層の形成工程と微細銅配線の形成工程とを必要な回数だけ繰り返して実施することにより、所望の微細電気配線層部がセラミック多層配線基板41上に作成される。

【0058】続いて、同図(c)に示すように、セラミック多層配線基板41上に形成した微細電気配線部の電気絶縁層44内に、光導波路を作成する。感光性樹脂に

は、照射される露光光としてのレーザ光の光量によって屈折率が変化する樹脂を用い、光導波路コア層53、55の屈折率が周囲の電気絶縁層44よりもわずかに大きくなるように、レーザ光を感光性樹脂のコア層53、55を形成する位置に焦点を合わせながら走査させることで、感光性樹脂に3次的に光導波路コア層53、55を書き込む。

【0059】最後に、同図(d)に示すように、LD48を高融点はんだ49を介して微細電気配線部に実装するとともに、PD54、ドライバ用シリコンLSI50および制御用シリコンLSI52をはんだバンプ51を介して微細電気配線部に実装する。

【0060】以上の工程により、本実施形態の混載基板が形成される。上記に説明した製造方法によれば、電気絶縁層44および光導波路の材料として同じ材料を用いて同一のプロセスで、セラミック多層配線基板41の微細電気配線部の上に光導波路部を作成することができる。

【0061】

【実施例】本発明の混載基板を実現するためには、光透過性が高く、かつ低コストな微細加工を実現する材料が必要である。例えば、フルオレン骨格を有するエポキシアクリレート樹脂(新日鉄化学(株)製のV259PA)は、これらの条件を満たしており、シングルモード用光導波路としての光損失が0.3dB/cm程度であり、光導波路用として開発されている他のポリマー材と比較しても遜色ない性能を有している。また、上記のエポキシアクリレート樹脂は、UV感光性を有しており、しかも微細化に必要な解像度も高いので、数ミクロン程度の電気配線を低コストで形成することが可能である。

【0062】ここで、フルオレン骨格を有するエポキシアクリレート樹脂を用いて光導波路を形成する工程について説明する。

【0063】まず、光導波路を形成する基板に、フルオレン骨格を有するエポキシアクリレート樹脂を溶解したコーティング溶液をスピンコーティング法、ディップコーティング法等により塗布し、塗布膜を得る。次に、ベーキング処理を施し溶媒を蒸発させた後、露光を行い下部クラッドを適当な屈折率に調整する。次いで、160℃～250℃で30～90分程度の加熱処理(ポストバーク)を行うことにより、露光部を固化させ下部クラッドを作成する。次に、下部クラッド上にフルオレン骨格を有するエポキシアクリレート樹脂を溶解したコーティング溶液をスピンコーティング法、ディップコーティング法等により塗布し、塗布膜を得る。次に、ベーキング処理を施し溶媒を蒸発させた後に、所定のパターンを施したガラスマスクを通して露光を行い、コアの屈折率を調整すると共に、目的の部分の硬化させる。このとき、コアの屈折率は、その周辺のクラッドの屈折率よりも1

%以下の違いで小さいことが必要である。

【0064】次に、上記の基板を水酸化カリウム、あるいはアミン系のアルカリ現像液に浸し、未露光部分を溶解して現像し、さらに160℃～250℃で30～90分程度の加熱処理（ポストバーク）を行うことにより、露光部を固化させ、光導波路コアの形状を作成する。次に、上部クラッドとして、コアおよび下部クラッド上にフルオレン骨格を有するエポキシアクリレート樹脂を上記の下部クラッドと同様の方法で成膜する。以上の工程により、耐熱性を持ち、コア断面の高さおよび幅が数 μ m程度のシングルモード光導波路や、コア断面の高さおよび幅が数10 μ m程度のマルチモード光導波路を簡便な方法で作成することができる。

【0065】また、他の実施例としては、例えば図1に示すような構成の混載基板において、LD8から発生する熱を効果的に放熱させるために、セラミック多層配線基板1のセラミック材料として、熱伝導性の良い窒化アルミニウム、炭化シリコン、あるいは酸化ベリリウムを用いてもよい。

【0066】さらに、他の実施例としては、例えば図1に示すような構成の混載基板において、LD8をダイボンディングする際に、温度変化によるLD8とセラミック多層配線基板1との間の熱膨張差によってLD8に生じるひずみが小さくなるように、セラミック多層配線基板1のセラミック材料としてLD8の材料の熱膨張係数に近い材料を用いてもよい。

【0067】ここで、上記に説明した各実施形態および実施例では、セラミック多層配線基板の上に電気配線部および光導波路部が設けられている例を示したが、本発明の光電気混載基板は、電気配線部および光導波路部が基板上に設けられていることは必ずしも必要ではない。また、電気配線部および光導波路部が基板上に設けられている構成にあつては、基板はセラミック多層配線基板に限られず、単なるセラミック基板や単層配線基板等の任意の構成の基板の上に電気配線部および光導波路部が設けられている構成としてもよい。

【0068】なお、本発明は上述の各実施形態および各実施例に何ら限定されるものではなく、本発明の要旨を逸脱しない範囲で種々の変更や改良等を加えることは何ら差し支えない。

【0069】

【発明の効果】以上説明したように、本発明は、電気配線部の電気絶縁層と光導波路部とが同じ材料で構成されているので、電気配線部と光導波路部とを同じプロセスで形成することができ、光導波路部および電気配線部の3次元的な混載化および光電気混載基板の低コスト化を図ることができる。

【図面の簡単な説明】

【図1】本発明の光電気混載基板の第1の実施形態を示す断面図である。

【図2】図1に示した混載基板の製造工程を示す断面図である。

【図3】図1に示した混載基板における光導波路の側面図である。

【図4】本発明の混載基板の第2の実施形態を示す断面図である。

【図5】図4に示した混載基板の製造工程を示す断面図である。

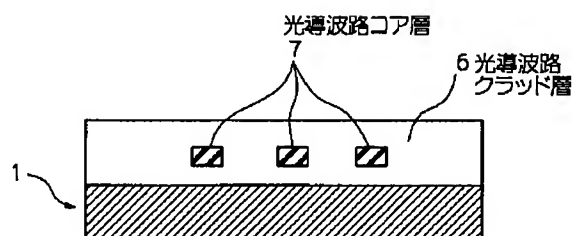
【図6】本発明の混載基板の第3の実施形態を示す断面図である。

【図7】図6に示した混載基板の製造工程を示す断面図である。

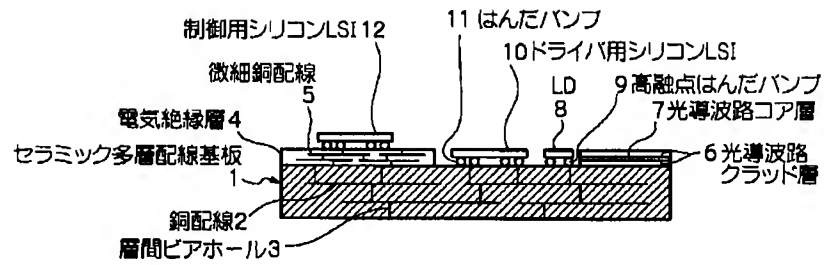
【符号の説明】

- | | |
|------------|--------------|
| 1, 21, 41 | セラミック多層配線基板 |
| 2, 22, 42 | 銅配線 |
| 3, 23, 43 | 層間ビアホール |
| 4, 24, 44 | 電気絶縁層 |
| 5, 25, 45 | 微細銅配線 |
| 6, 26 | 光導波路クラッド層 |
| 6a, 26a | 下部クラッド層 |
| 6b, 26b | 上部クラッド層 |
| 7, 27 | 光導波路コア層 |
| 8, 28, 48 | LD（レーザダイオード） |
| 9, 29, 49 | 高融点はんだバンプ |
| 10, 30, 50 | ドライバ用シリコンLSI |
| 11, 31, 51 | はんだバンプ |
| 12, 32, 52 | 制御用シリコンLSI |
| 53 | 光送信用コア層 |
| 54 | PD（フォトダイオード） |
| 55 | 光受信用コア層 |

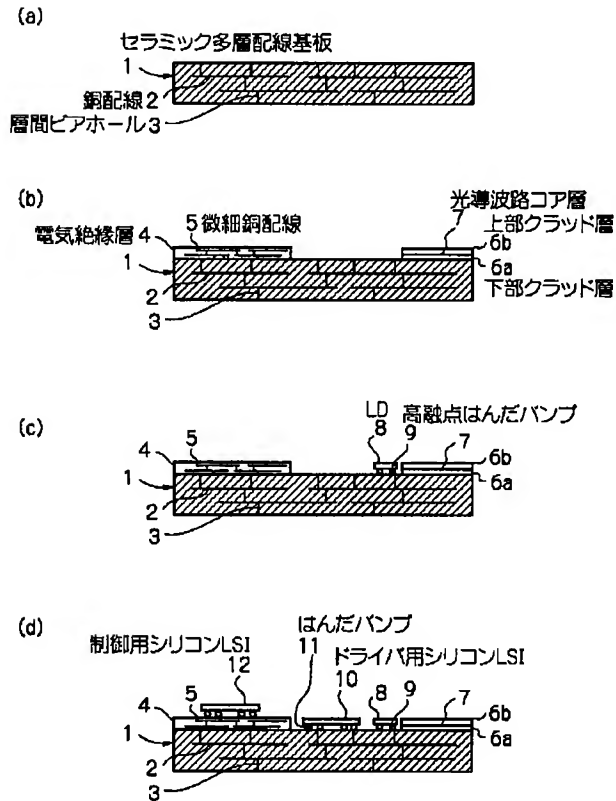
【図3】



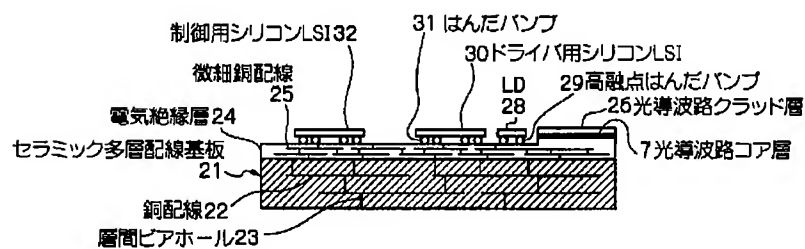
【図1】



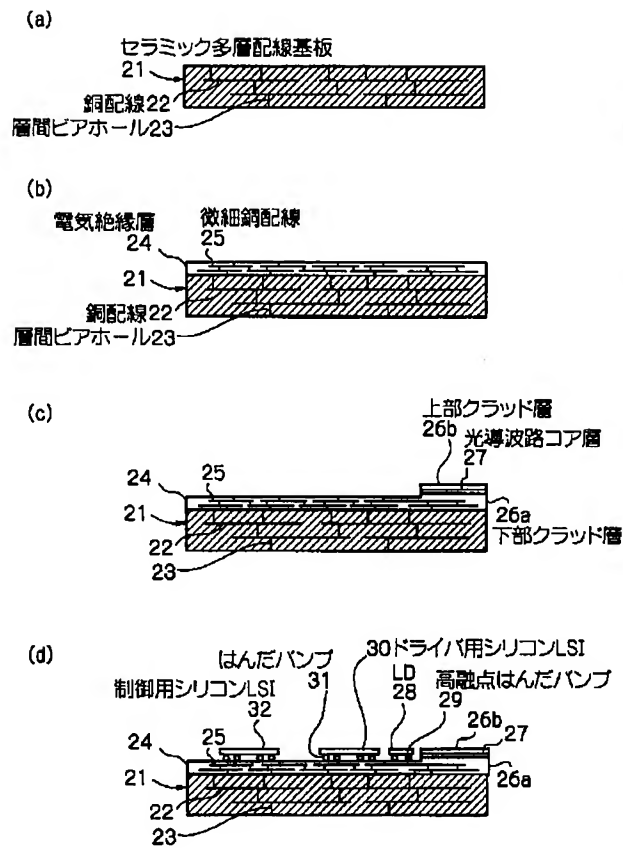
【図2】



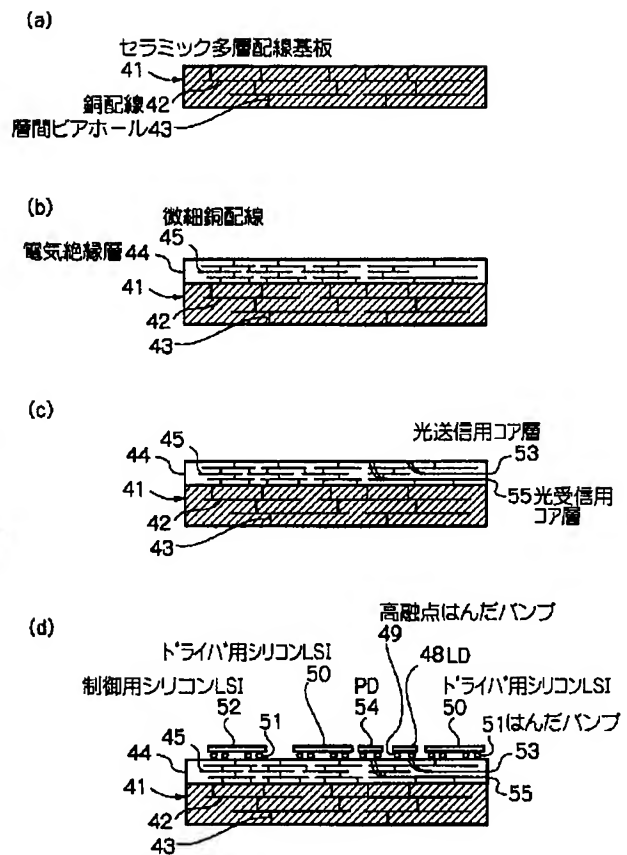
【図4】



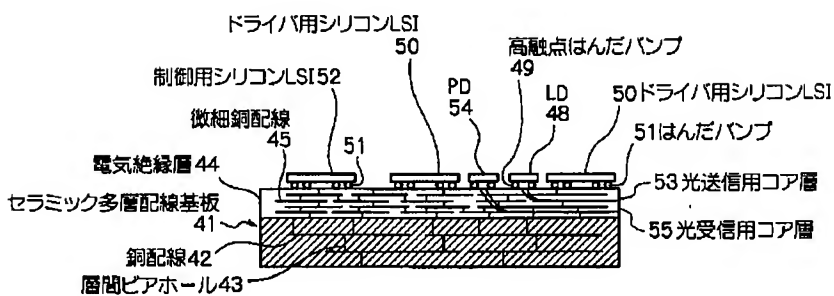
【図5】



【図7】



【図6】



フロントページの続き

(51) Int. Cl. 7
H 0 5 K 3/46
// H 0 1 L 31/0232
H 0 1 S 5/022

識別記号

F I
G O 2 B 6/12
H O 1 L 31/02

テマコード (参考)

B
M
C

(72)発明者	嶋田 勇三	F ターム(参考)	2H047 KA03 KB09 MA07 PA11 PA28
	東京都港区芝五丁目 7 番 1 号 日本電気株		TA13
	式会社内		5E338 AA03 AA16 AA18 BB63 CC01
(72)発明者	伊藤 正隆		CC10 EE11 EE23 EE32
	東京都港区芝五丁目 7 番 1 号 日本電気株		5E346 AA04 AA12 AA15 AA43 BB01
	式会社内		BB20 CC08 CC09 DD03 DD22
(72)発明者	金山 義信		DD47 EE33 FF07 FF45 GG15
	東京都港区芝五丁目 7 番 1 号 日本電気株		GG17 GG23 HH06 HH25 HH32
	式会社内		HH33
(72)発明者	藤原 雅彦		5F073 AB21 AB25 FA06 FA22 FA30
	東京都港区芝五丁目 7 番 1 号 日本電気株		5F088 BB01 JA03 JA14 KA10
	式会社内		